УДК 51.37

doi 10.26089/NumMet.v16r454

ЭФФЕКТИВНОСТЬ ПРОЦЕССОРОВ АРХИТЕКТУРЫ ARM ДЛЯ РАСЧЕТОВ КЛАССИЧЕСКОЙ МОЛЕКУЛЯРНОЙ ДИНАМИКИ

В. П. Никольский¹, В. В. Стегайлов²

Суперкомпьютерные вычисления экзафлопсной эры будут неизбежно ограничены энергоэффективностью. Сегодня в качестве возможных кандидатов для этих целей рассматриваются различные микропроцессорные архитектуры. Недавно микропроцессоры с архитектурой ARM в своем развитии достигли момента, когда уже можно серьезно обсуждать их применение для высокопроизводительных вычислений. В настоящей статье представлен анализ эффективности последних версий ARM-микропроцессоров и их производительности для задач классической молекулярной динамики.

Ключевые слова: архитектура ARM, операции с числами с плавающей точкой, эффективность, молекулярная динамика, Advanced RISC Machine.

1. Введение. Развитие вычислительной техники последних десятилетий проходило в рамках известного закона Мура, согласно которому количество транзисторов, размещаемых на кристалле интегральной схемы, и их производительность удваиваются каждые полтора–два года. В настоящее время развитие элементной базы подошло к физическим пределам, и дальнейший рост производительности высокопроизводительных вычислительных систем все больше и больше основывается не на росте производительности отдельных интегральных схем, а на создании суперкомпьютеров, объединяющих в одно целое колоссальное число вычислительных элементов [1]. Согласно существующим оценкам суперкомпьютеры экзафлопсной эры будут состоять из миллионов вычислительных элементов. Для создания подобных систем первоочередную важность приобретают вопросы энергопотребления. Акценты в развитии аппаратного обеспечения смещаются с задач создания быстрых вычислительных элементов на задачи создания энергоэффективных вычислительных элементов, из которых можно собирать сверхбольшие системы, и на задачи разработки соответствующего интерконнекта. Характерным примером служит история развития систем серии IBM Blue Gene, первая из которых была основана на заведомо слабом процессоре с тактовой частотой всего 700 МГц [2].

Одним из важных факторов развития вычислительной техники последнего десятилетия является использование в области высокопроизводительных вычислений GPU-ускорителей, первоначально ориентированных на массовый сегмент рынка микроэлектроники (ускорители для видеоигр). Привлекательное соотношение "цена–производительность" обеспечило стремительный рост популярности подобного аппаратного обеспечения в области высокопроизводительных вычислений.

Другая сегодняшняя тенденция подобного рода — массовое использование процессоров ARM (Advanced RISC Machine) в маломасштабной вычислительной технике и, особенно, в современных смартфонах и планшетах [3]. Потребности рынка обусловливают рост производительности процессоров ARM при сохранении высокого уровня энергоэффективности. В последнем семействе Cortex-A процессоров ARM имеется возможность использования специального модуля для вычислений с плавающей точкой (VFP — Vector Floating Point), что обусловливает их применимость для широкого спектра задач в области высокопроизводительных вычислений [4]. В настоящей статье мы анализируем производительность нескольких примеров процессоров семейства ARM Cortex-A как с точки зрения пиковых характеристик и теста типа Linpack, так и для задач классической молекулярной динамики (МД).

На сегодняшний день задачи МД-моделирования занимают важное место в числе приложений высокопроизводительных вычислений [5–7]. Подобные модели рассматривались в качестве одного из главных приоритетов при разработке суперкомпьютеров семейства IBM Blue Gene. Для развития алгоритмов параллельного решения математических задач на новейших суперкомпьютерах Департамент энергетики США (DOE) в 2006 г. существенно расширил программу Innovative and Novel Computational Impact on

¹ Национальный исследовательский университет "Высшая школа экономики", ул. Таллинская, д. 34, 123458, Москва; студент, e-mail: thevsevak@gmail.com

² Национальный исследовательский университет "Высшая школа экономики", ул. Таллинская, д. 34, 123458, Москва; профессор, e-mail: stegailov@gmail.com; vstegailov@hse.ru

[©] Научно-исследовательский вычислительный центр МГУ им. М. В. Ломоносова

Theory and Experiment (INCITE), в рамках которой распределяются значительные гранты вычислительного времени. На задачи классической молекулярной динамики в рамках этой программы приходится примерно 1/5 часть как по числу проектов, так и по выделенному вычислительному времени [2].

Наряду с разработкой теоретических основ метода МД-моделирования [8] интенсивно растет число его применений в современных многомасштабных моделях в физике, химии, биологии, материаловедении и других областях, существенным образом основанных на описании процессов на атомистическом уровне. При этом даже достигнутый на сегодня рекордный размер моделей в триллионы частиц [9] соответствует, например, для металла при нормальной плотности объему всего в несколько мкм³. Задача увеличения максимальных доступных времен молекулярно-динамических расчетов еще сложнее [10]. Разработка подобных вычислительных методов (см., например, [11]) неразрывно связна с прогрессом в суперкомпьютерных технологиях.

Во второй части статьи описаны аппаратные и программные средства, используемые для тестирования производительности ARM-систем. В третьей части обсуждается реальная производительность на тесте RGBenchMM и пиковая производительность ARM-ядер. В четвертой части воедино сводятся данные тестовой молекулярно-динамической задачи для различных типов процессорных ядер, включая наши результаты для ARM Cortex-A5. В пятой части мы проводим сравнение энергопотребления серверов на процессорах Intel и ARM при решении тестовой молекулярно-динамической задачи.

2. Аппаратное обеспечение и методы тестирования. Архитектура ARM — это микропроцессорная архитектура с сокращенным набором команд. Архитектура одного семейства ARM-процессоров может подразделяться на различные типы ядер. В данной работе мы рассматриваем семейство Cortex-A и ядра Cortex-A5, Cortex-A9 и Cortex-A15. Эти типы ядер не соответствуют строго определенным микросхемам, а представляют собой шаблоны с набором опций, по лицензии на которые микропроцессоры выпускаются различными производителями. В некоторых случаях шаблоны подвергаются определенным видоизменениям (например, ядра Scorpion и Krait). Рассматриваемые типы ядер включают в себя модуль для вычислений с плавающей точкой (VFPv3 или VFPv4).

Основные результаты работы были получены на ODROID-C1 — это компактный миникомпьютер производства фирмы Hardkernel, который содержит четырехъядерный процессор Amlogic S805 Cortex-A5 с модулями VFPv4 на каждом ядре, а также графическим ускорителем Mali-450 MP2, который нами не использовался. Процессор функционирует на частоте 1.5 ГГц с 1 гигабайтом памяти DDR3 SDRAM. Устройство имеет слоты eMMC и microSD, 4 USB порта и 10/100/1000 Mbps Ethernet с портом RJ-45. Питание подключается через специальный адаптер. Монитор подключается посредством microHDMI порта. ODROID-C1 использовался нами или под управлением OC Linux Ubuntu 14.04.1 LTS (odroid 3.10.67-55 #1 SMP) с легковесной графической средой LXDE, или под управлением OC Android версии 4.4.2. Для тестов производительности других типов ядер ARM Cortex использовались несколько различных смартфонов под управлением OC Android. Анализ энергопотребления миникомпьютера ODROID-C1 проводился с помощью цифрового ватт-метра "Smart Power" производства фирмы Hardkernel.

Кроме того, для анализа привлекались опубликованные ранее результаты тестов производительности и энергопотребления.

Тесты производительности микропроцессоров имеют продолжительную историю развития [12]. В области научных расчетов и математического моделирования de facto стандартом для описания производительности являются единицы флопс (число операций с плавающей точкой в секунду). Измерение данной характеристики обычно связывается с тестом Linpack. Однако процессоры с архитектурой ARM первоначально ориентировались на целочисленные операции (см. [13] и ссылки в ней), их пиковая производительность в единицах флопс не декларируется производителем (но, как показано ниже, может быть оценена по результатам специальных тестов).

Для тестов производительности алгоритмов классической молекулярной динамики использовался пакет LAMMPS и модель леннард–джонсовской жидкости: 32 тысяч атомов при плотности $0.8442\sigma^{-3}$, обрезка леннард–джонсовского потенциала на расстоянии 2.5σ (в среднем 55 соседей на атом), 100 шагов по времени в NVE-схеме интегрирования.

Для компиляции LAMMPS в OC Linux использовался компилятор GCC версии 4.9. Для компиляции использовались ключи -mcpu=cortex-a5 -mfpu=vfpv4-d16 -mfloat-abi=softfp (отличия по производительности от случая -mfloat-abi=hard оказались минимальными). Использовалась последовательная компиляция для запуска на одном ядре Cortex-A5 (без многопоточности).

3. Оценка пиковой производительности ARM-ядер. В отличие от разработчиков процессоров таких фирм, как, например, Intel, AMD и IBM, разработчики процессоров ARM не публикуют данные по пиковой производительности R_{peak} в единицах флопс. Согласно существующим исследованиям [14]

Таблица 1

ядро Cortex-A9 использует 1–2 такта на выполнение одной операции с плавающей точкой (флопа), а ядро Cortex-A15 выполняет все типы подобных операций за 1 такт микропроцессора, включая бинарные операции типа fused multiply-add (FMA).

Для ОС Android доступно тестовое приложение RGBenchMM [15], основанное на реализации процедуры типа DGEMM с возможностью распараллеливания на 2 и 4 потока. Данное приложение написано на C++ в Android NDK и лишено присущей Java-программам в ОС Android заниженной производительности: в частности, исполняемый код в ключевых операциях использует специальные инструкции FMA [16].

В табл. 1 представлены данные по абсолютной производительности R_{max} в Мфлопс на одно ядро и по относительной производительности (по отношению к тактовой частоте процессора) в единицах флоп на один такт процессора.

Ū.				
ARM-ядро	$R_{ m max},{ m M}\Phi$ лопс/ядро	Φ лоп/такт	Источник	
Cortex-A5	284	0.2	ODROID-C1	
Cortex-A8	66	0.1	[17] (Google Nexus S)	
Cortex-A9	372	0.3	Google Nexus 7	
Cortex-A9	460, 614	0.4	Samsung Galaxy S II X, Note II	
Cortex-A9	352 - 655	0.2 - 0.4	[17] (8 устройств)	
Scorpion	575, 588	0.4	Samsung Galaxy S Plus, S II	
Scorpion	446-772	0.4 - 0.5	[17] (4 устройства)	
Krait	613-896	0.4 - 0.5	[17] (14 устройств)	
Krait 400	1073	0.5	Sony Xperia Z2	
Krait 400	1038 - 1197	0.5	[17] (11 устройств)	
Cortex-A15	1125	0.7	Samsung Nexus 10	
Cortex-A15	1164 - 1502	0.6 - 0.7	[17] (4 устройства)	

Результаты теста RGBenchMM на различных устройствах с процессорами ARM

Из таблицы видно, что, в отличие от приведенных выше данных [14] по пиковой производительности, полученных в специализированных тестах, производительность рассматриваемых ядер Cortex-A9 и Cortex-A15 на приближенном к реальной задаче тесте RGBenchMM примерно в 2 раза меньше. Данное отличие связано с тем, что в реальных вычислениях значительное число тактов процессора уходит на загрузку данных из памяти в регистры. Мы видим, что подобные эффекты еще сильнее выражены для более "слабых" ядер Cortex-A5 и A8. Исходя из приведенных данных, представляется разумным считать пиковую производительность ядра Cortex-A5 равной 1 флоп на 2-3 такта с учетом операций FMA и 1 флоп на 4-6 тактов без учета FMA.

4. Сравнение ядер по эффективности расчетов LAMMPS. С точки зрения конечного потребителя аппаратного обеспечения для высокопроизводительных вычислений различные типы процессоров отличаются производительностью R_{peak} в единицах флопс. Вообще говоря, конечный потребитель ожидает, что время решения задачи будет уменьшаться как

$$t \sim \frac{1}{R_{\text{peak}}} \,. \tag{1}$$

В случае параллельных вычислений возможность уменьшения времени расчета ограничена степенью распараллеливания последовательного алгоритма, скоростью передачи данных коммуникационной сетью (см., например, [18]) и другими факторами. Однако и в случае последовательных вычислений соотношение (1) может не выполняться для конкретных задач при переходе от одного процессора к другому из-за разной скорости загрузки данных, других факторов (кэш, компилятор, OC), а также из-за использования операций специального вида, как, например, FMA [19, 20].

Для сопоставления различных микропроцессоров (и гетерогенных вычислительных элементов) между собой необходимо найти разумный "общий знаменатель". Эту роль, естественным образом, может играть пиковая производительность R_{peak} [19, 20]. На рис. 1 показаны времена расчета с помощью LAMMPS на 1 атом и на 1 МД шаг для модели леннард–джонсовской жидкости. Приведены данные тестов для 1 ядра (черные кружки) с сайта LAMMPS [21] для процессоров Intel Pentium II Over-Drive 333 МГц, DEC Alpha 500 МГц, PowerPC 440 700 МГц, Power4 1.3 ГГц и Intel Xeon 3.47 ГГц. В данном случае время расчета определяется устройством ядра микропроцессора и способностью компилятора создать эффективный исполняемый код. Все точки (кроме квадрата) соответствуют одному и тому же программному коду LAMMPS на C++, но разным типам и версиям компиляторов. Видно, что результаты для процессоров Intel и DEC хорошо соответствуют соотношению (1). Если значения пиковой производительности для процессоров IBM отмасштабировать, чтобы исключить из $R_{\rm peak}$ операции FMA, не использующиеся в классическом МД-алгоритме, то соответствующие точки тоже прекрасно ложатся на общую зависимость 6.84 × 10³ флоп/ $R_{\rm peak}$ (сплошная прямая на рис. 1).



Рис. 1. Сравнение быстродействия пакета LAMMPS для модели леннард–джонсовской жидкости на различных процессорах (последовательный код без многопоточности)

Кроме того, на рис. 1 показаны результаты тестов [19, 20] на суперкомпьютере "Ломоносов", установленном в МГУ им. М.В. Ломоносова, без векторизации кода (открытый кружок) и на суперкомпьютере МСЦ РАН MBC-10П без векторизации (кружок с крестом) и с векторизацией кода (квадрат) с использованием модуля USER-INTEL. В последнем случае LAMMPS был скомпилирован Intel C++ с учетом ручной векторизации алгоритма подсчета сил, ориентированного на микроархитектуру Intel Xeon (пакет USER-INTEL в LAMMPS). Результатом подобной оптимизации кода является ускорение расчетов в 2 раза, соответствующее 3.36×10^3 флоп/ $R_{\rm peak}$ (пунктирная прямая на рис. 1).

Прямоугольники на рис. 1 показывают результаты тестов LAMMPS на ARM Cortex-A5 с учетом не полной определенности его пиковой производительности, с учетом поправки на операции FMA и с учетом отличия времен расчета для случая одной копии LAMMPS, запущенной на процессоре (5.95 мкс/атом/шаг), и случая 4-х одновременно работающих копий на 4-х ядрах ARM Cortex-A5 (7.8 мкс/атом/шаг в каждой из копий).

Видно, что архитектура Cortex-A5 совместно с компилятором GCC 4.9 обеспечивает высокую эффективность использования аппаратных ресурсов для операций с плавающей точкой. При скромных абсолютных значениях производительности соотношение времени расчета и пиковой производительности ядра процессора находится на уровне результатов Intel Xeon с ручной векторизацией. Однако в случае Cortex-А5 для ее достижения не потребовалась доработка программного кода.

Для ядра Cortex-A15 значение пиковой производительности хорошо определено [14]. Оценку времени расчета LAMMPS на системе, аналогичной Samsung Nexus 10, можно сделать по результатам для ODROID-C1 исходя из их соотношения $R_{\rm max}$ (см. табл. 1). Рис. 1 показывает, что для Cortex-A15 можно ожидать производительности LAMMPS несколько большей, чем у процессора IBM Power4.

5. Сравнение энергоэффективности.

Сравнение различных вычислительных систем по энергоэффективности сопряжено с существенными трудностями. Зачастую делаются попытки характеризовать энергопотребление процессора, но оно существенно зависит от режима его работы. По-видимому, разумно рассматривать энергопотребление всей системы (сервера, миникомпьютера, смартфона), не выделяя энергопотребление самого процессора. В настоящей статье мы провели оценки энергоэффективности работы различных серверов исходя из условия их полной загрузки МД-расчетом леннард–джонсовской жидкости. Рис. 2 показывает, как меняется энергопотребление ODROID-С1 при последовательном запуске 4-х независимых расчетов тестовой МД-задачи. По приве-



Рис. 2. Потребляемая миникомпьютером ODROID-C1 мощность при запуске 4-х копий LAMMPS с тестовой МД-задачей. Запуск проводился при подключении монитора по microHDMI и клавиатуры и мыши по USB. Показан уровень энергопотребления незагруженной системы без указанных внешних подключений

денным данным уровень энергопотребления при полной загрузке можно оценить как 2.4 Вт (вычитая мощность на HDMI- и USB-подключения).

Таолица 2
Потребление энергии при МД расчете леннард–джонсовской жидкости (на 1 атом
на 1 МД шаг интегрирования). Приведены значения потребляемой мощности
сервера/миникомпьютера при полной загрузке всех ядер. Используются литера-
турные данные по энергопотреблению серверов на базе процессоров Intel
Xeon с архитектурами Ivy Bridge и Haswell

Система	Потребляемая мощность, Вт	Время атом на шаг, мкс	Энергия на атом на шаг, мкДж
Ivy Bridge Server	316 [23]	0.053	16.8
Ivy Bridge Server	451.8 [24]	0.029	13.1
Haswell Server	462.9 [24]	0.027	12.5
ODROID-C1	2.4	1.75	4.2
Аналог Samsung Nexus 10	~ 8 [22]	0.4	3.2

По данным работы [22] можно определить значение потребляемой мощности при полной загрузке миникомпьютера ODROID XU+E, основанного на 4-х ядрах Cortex-A15 (наличие также ядер Cortex-A7 приводит к тому, что данная оценка может быть завышена). Имеются литературные данные [23, 24] по энергопотреблению серверов, основанных на процессорах Intel Xeon с архитектурой Ivy Bridge и Haswell. В результате оказалось возможным оценить количество энергии, требующееся для расчета 1 МД-шага на 1 атом для рассматриваемой МД-модели простой жидкости (табл. 2). Время расчета для них оценено по универсальной зависимости (рис. 1) и их пиковой производительности без учета FMA (128 Гфлопс для E5-2650 v2, 240 Гфлопс для E5-2690 v2 и 249.6 Гфлопс для E5-2690 v3). Время расчета для ODROID-C1 при использовании всех ядер соответствует рис. 1 (7 мкс/4 ядра). Кроме того, приведена оценка для системы с 4-х ядерным процессором архитектуры Cortex-A15.

Таблица 2 свидетельствует о том, что расчеты МД-задач на системах с процессорами ARM Cortex-A требуют примерно в 5 раз меньше энергии, чем расчеты на последних моделях процессоров Intel. Данная оценка, естественно, имеет предварительный характер. Необходимо отметить, что объединение "слабых" ядер с ARM-архитектурой в единые системы большой производительности связано с существенными накладными расходами на энергообеспечение коммуникационной сети (например, у СБИС сети "Ангара" пиковое значение потребляемой мощности составляет 36 Вт [18]). Поэтому выбор наиболее энергоэффективной архитектуры для суперкомпьютерных расчетов является очень сложной задачей, выходящей далеко за рамки данной статьи.

6. Заключение. Проанализированы результаты теста RGBenchMM, аналогичного Linpack, для систем на основе процессоров с ядрами ARM Cortex-A, включая смартфоны и миникомпьютер ODROID-C1. Сделана оценка пиковой производительности ядра Cortex-A5 в ODROID-C1.

Результаты расчетов тестовой МД-задачи с помощью кода LAMMPS проанализированы в контексте производительности других типов процессоров и метрики "время расчета — пиковая производительность". Показана высокая эффективность использования аппаратных возможностей операций с плавающей точкой в архитектуре Cortex-A в комбинации с компилятором GCC 4.9. Скорость расчета LAMMPS на ядрах ARM Cortex-A в 2 раза выше, чем на процессорах других архитектур с той же пиковой производительностью, причем при отсутствии необходимости по доработке программного кода.

Проведены измерения энергопотребления миникомпьютера ODROID-C1. Сделанные оценки показывают пятикратное преимущество по энергопотреблению систем на основе ядер ARM Cortex-A на рассматриваемой тестовой МД-задаче по сравнению с архитектурами Intel Ivy Bridge и Haswell.

Исследование (Стегайлова) осуществлено в рамках Программы фундаментальных исследований НИУ ВШЭ в 2015 г.

СПИСОК ЛИТЕРАТУРЫ

- Sadovnichy V., Tikhonravov A., Voevodin V., Opanasenko V. "Lomonosov": Supercomputing at Moscow State University // Contemporary High Performance Computing: From Petascale toward Exascale. Boca Raton: CRC Press, 2013. 283–307.
- 2. Стегайлов В.В., Норман Г.Э. Проблемы развития суперкомпьютерной отрасли в России: взгляд пользователя высокопроизводительных систем // Программные системы: теория и приложения. 2014. **5**, № 1. 111–152.
- 3. Fitzpatrick J. An interview with Steve Furber // Commun. ACM. 2011. 54, N 5, 34–39.
- Mitra G., Johnston B., Rendell A.P., McCreath E., Zhou J. Use of SIMD vector operations to accelerate application code performance on low-powered ARM and Intel platforms // Proc. IEEE 27th Int. Symposium on Parallel and Distributed Processing Workshops and PhD Forum, Cambridge, MA, USA, May 20–24, 2013. Washington: IEEE Press, 2013. 1107–1116.
- Янилкин А.В., Жиляев П.А., Куксин А.Ю., Норман Г.Э., Писарев В.В., Стегайлов В.В. Применение суперкомпьютеров для молекулярно-динамического моделирования процессов в конденсированных средах // Вычислительные методы и программирование. 2010. 11. 111–116.
- Жиляев П.А., Стегайлов В.В. Ab initio молекулярная динамика: перспективы использования многопроцессорных и гибридных суперЭВМ // Вычислительные методы и программирование. 2012. 13. 37–45.
- Куксин А.Ю., Ланкин А.В., Морозов И.В., Норман Г.Э., Орехов Н.Д., Писарев В.В., Смирнов Г.С., Стариков С.В., Стегайлов В.В., Тимофеев А.В. ЗАЧЕМ и КАКИЕ нужны суперкомпьютеры экзафлопсного класса? Предсказательное моделирование свойств и многомасштабных процессов в материаловедении // Программные системы. 2014. 5, № 1. 191–244
- 8. Норман Г.Э., Стегайлов В.В. Стохастическая теория метода классической молекулярной динамики // Математическое моделирование. 2012. 24, № 6. 3–44.
- Eckhardt W., Heinecke A., Bader R., Brehm M., Hammer N., Huber H., Kleinhenz H.-G., Vrabec J., Hasse H., Horsch M., Bernreuther M., Glass C.W., Niethammer C., Bode A., Bungartz H.-J. 591 TFLOPS multi-trillion particles simulation on SuperMUC // Lecture Notes in Computer Science. Vol. 7905. 2013. 1–12.
- 10. Piana S., Klepeis J.L., Shaw D.E. Assessing the accuracy of physical models used in protein-folding simulations: quantitative evidence from long molecular dynamics simulations // Curr. Opin. Struct. Biol. 2014. 24. 98–105.
- Подрыга В.О., Поляков С.В., Пузыръков Д.В. Суперкомпьютерное молекулярное моделирование термодинамического равновесия в микросистемах газ-металл // Вычислительные методы и программирование. 2015. 16. 123–138.
- 12. Curnow H.J., Wichmann B.A. A synthetic benchmark // Computer Journal. 1976. 19, N 1. 43-49.
- 13. Козлов-Кононов Д. Процессорные ядра семейства Cortex. Сочетание высокой производительности и низкого энергопотребления // Электроника. 2010. № 8. 16–24.
- 14. Garg R. Exploring the floating point performance of modern ARM processors (URL: http://www.anandtech.com/show/6971/exploring-the-floating-point-performance-of-modern-arm-processors).

15. Garg R. R
gbench MM - Android Apps on Google Play

(https://play.google.com/store/apps/details?id= org.codedivine.rgbench&hl=en).

16. Garg R. Prelim analysis of RgbenchMM (URL: http://codedivine.org/2012/09/25/prelim-analysis-rgbenchmm).

- 18. Михеев В.А., Изгалин С.П., Слуцкин А.И., Симонов А.С., Леонова А.Е., Куштанов Е.Р., Жабин И.А., Щербак А.Н., Макагон Д.В., Сыромятников Е.Л., Казаков Д.В., Фролов А.С., Мошкин Д.В., Хахаев А.В., Десяткова Т.А., Семовских В.Г., Бирюков С.А., Семенов А.С. Предварительные результаты оценочного тестирования отечественной высокоскоростной коммуникационной сети "Ангара" // Тезисы Национального Суперкомпьютерного Форума (НСКФ-2014), Россия, Переславль-Залесский, ИПС им. А.К. Айламазяна РАН, 25–27 ноября 2014 г. (http://2014.nscf.ru/TesisAll/1_Apparatura/05_165_SemenovAS.pdf).
- Stegailov V.V., Orehkov N.D., Smirnov G.S. HPC hardware efficiency for quantum and classical molecular dynamics // Lecture Notes in Computer Science. Vol. 9251. 2015. 469–473.
- 20. Смирнов Г.С., Стегайлов В.В. Эффективность алгоритмов классической молекулярной динамики на суперкомпьютерном аппаратном обеспечении // Математическое моделирование. 2016. 28 (в печати).
- 21. One-processor timings on the Lennard-Jones liquid benchmark (http://lammps.sandia.gov/bench/lj one.html).
- 22. Abdurachmanov D., Arya K., Bendavid J., Boccali T., Cooperman G., Dotti A., Elmer P., Eulisse G., Giacomini F., Jones C.D. Explorations of the viability of ARM and Xeon Phi for physics processing // Journal of Physics: Conference Series. 2014. 513. doi 10.1088/1742-6596/513/5/052008.
- 23. Supermicro Ivy Bridge Based DCO SuperServer Power & Cost Savings (http://www.supermicro.com/white paper/white paper Ivy-Bridge-Power.pdf).
- 24. Intel Xeon E5-2600 V3 Review: Haswell-EP Redefines Fast (http://www.tomshardware.com/reviews/intel-xeon-e5-2600-v3-haswell-ep,3932-9.html).

Поступила в редакцию 05.10.2015

Efficiency of ARM Processors for Classical Molecular Dynamics

V. P. Nikolskiy¹ and V. V. Stegailov²

- ¹ National Research University "Higher School of Economics"; ulitsa Tallinskaya 34, Moscow, 123458, Russia; Student, e-mail: thevsevak@gmail.com
- ² National Research University "Higher School of Economics"; ulitsa Tallinskaya 34, Moscow, 123458, Russia; Dr. Sci., Professor, e-mail: stegailov@gmail.com; vstegailov@hse.ru

Received October 5, 2015

Abstract: Supercomputing of the exascale era is inevitably limited by power efficiency. Nowadays, different CPU architectures are considered as possible choices for these purposes. Recently, the development of ARM processors has come to the point when their floating point performance can be seriously considered for a range of scientific applications. In this paper, we present an analysis of the floating point performance of the latest ARM cores and their efficiency for the algorithms of classical molecular dynamics.

Keywords: ARM architecture, floating point operations, efficiency, molecular dynamics, Advanced RISC Machine.

References

1. V. Sadovnichy, A. Tikhonravov, Vl. Voevodin, and V. Opanasenko, "'Lomonosov': Supercomputing at Moscow State University," in *Contemporary High Performance Computing: From Petascale toward Exascale* (CRC Press, Boca Raton, 2013), pp. 283–307.

2. V. V. Stegailov and G. E. Norman, "Challenges to the Supercomputer Development in Russia: a HPC User Perspective," Program. Sistemy: Teoriya Prilozh. 5 (1), 111–152 (2014).

3. J. Fitzpatrick, "An Interview with Steve Furber," Commun. ACM 54 (5), 34–39 (2011).

4. G. Mitra, B. Johnston, A. P. Rendell, et al., "Use of SIMD Vector Operations to Accelerate Application Code Performance on Low-Powered ARM and Intel Platforms," in *Proc. IEEE 27th Int. Symposium on Parallel and Distributed Processing Workshops and PhD Forum, Cambridge, MA, USA, May 20–24, 2013* (IEEE Press, Washington, DC, 2013), pp. 1107–1116.

^{17.} Swedroid – Nordens största Android-community (URL: http://www.swedroid.se).

5. A. V. Yanilkin, P. A. Zhilyaev, A. Yu. Kuxin, et al, "Application of Supercomputers for the Molecular Dynamics Simulation of Processes in Condensed Matter," Vychisl. Metody Programm. **11**, 111–116 (2010).

6. P. A. Zhilyaev and V. V. Stegailov, "Ab Initio Molecular Dynamics: Application Perspectives of Multi-CPU and Hybrid Supercomputers," Vychisl. Metody Programm. **13**, 37–45 (2012).

7. A. Y. Kuksin, A. V. Lankin, I. V. Morozov, et al., "Predictive Modeling and Simulation of Properties and Multi-Scale Processes in Materials Science. Tasks for Exaflops-Era Supercomputers," Program. Sistemy: Teoriya Prilozh. 5 (1), 191–244 (2014).

8. G. E. Norman and V. V. Stegailov, "Stochastic Theory of the Classical Molecular Dynamics Method," Mat. Model. **24** (6), 3–44 (2012) [Math. Models Comput. Simul. **5** (4), 305–333 (2013)].

9. W. Eckhardt, A. Heinecke, R. Bader, et al., "591 TFLOPS Multi-Trillion Particles Simulation on SuperMUC," in *Lecture Notes in Computer Science* (Springer, Heidelberg, 2013), Vol. 7905, pp. 1–12.

10. S. Piana, J. L. Klepeis, and D. E. Shaw, "Assessing the Accuracy of Physical Models Used in Protein-Folding Simulations: Quantitative Evidence from Long Molecular Dynamics Simulations," Curr. Opin. Struct. Biol. 24, 98–105 (2014).

11. V. O. Podryga, S. V. Polyakov, and D. V. Puzyrkov, "Supercomputer Molecular Modeling of Thermodynamic Equilibrium in Gas-Metal Microsystems," Vychisl. Metody Programm. **16**, 123–138 (2015).

12. H. J. Curnow and B. A. Wichmann, "A Synthetic Benchmark," Comput. J. 19 (1), 43-49 (1976).

13. D. Kozlov-Kononov, "Processor Core Cortex: Combination of High Performance and Low Power Consumption," Elektronika, No. 8, 16–24 (2010).

14. R. Garg, "Exploring the Floating Point Performance of Modern ARM Processors,"

http://www.anandtech.com/show/6971/exploring-the-floating-point-performance-of-modern-arm-processors. Cited October 30, 2015.

15. R. Garg, "RgbenchMM — Android Apps on Google Play,"

 $https://play.google.com/store/apps/details?id=org.codedivine.rgbench\&hl=en.\ Cited\ October\ 30,\ 2015.$

16. R. Garg, "Prelim Analysis of RgbenchMM,"

http://codedivine.org/2012/09/25/prelim-analysis-rgbenchmm. Cited October 30, 2015.

17. Swedroid – Nordens Största Android-Community. http://www.swedroid.se. Cited October 30, 2015.

18. V. A. Mikheev, S. P. Izgalin, A. I. Slutskin, et al., "Preliminary Results of Evaluation Testing of the Angara High-Speed Communication Network,"

http://2014.nscf.ru/TesisAll/1_Apparatura/05_165_SemenovAS.pdf. Cited October 30, 2015.

19. V. V. Stegailov, N. D. Orehkov, and G. S. Smirnov, "HPC Hardware Efficiency for Quantum and Classical Molecular Dynamics," in *Lecture Notes in Computer Science* (Springer, Heidelberg, 2013), Vol. 9251, pp. 469–473.

20. G. S. Smirnov and V. V. Stegailov, "Efficiency of Classical Molecular Dynamics on HPC Hardware," Mat. Model. 28 (2016) (in press).

21. One-Processor Timings on the Lennard–Jones Liquid Benchmark.

http://lammps.sandia.gov/bench/lj one.html. Cited October 30, 2015.

22. D. Abdurachmanov, K. Arya, J. Bendavid, et al., "Explorations of the Viability of ARM and Xeon Phi for Physics Processing," J. Phys.: Conf. Ser. **513** (2014). doi 10.1088/1742-6596/513/5/052008

23. Supermicro – Ivy Bridge Based DCO SuperServer Power & Cost Savings.

http://www.supermicro.com/white_paper/white_paper_Ivy-Bridge-Power.pdf. Cited October 30, 2015. 24. Intel Xeon E5-2600 V3 Review: Haswell-EP Redefines Fast.

http://www.tomshardware.com/reviews/intel-xeon-e5-2600-v3-haswell-ep,3932-9.html. Cited October 30, 2015.